

## Система команд AVR

Мнемокод	Операнды	Описание	Действие	Флаги	Кол-во циклов
<b>Арифметические и логические инструкции</b>					
<b>ADD</b>	Rd, Rr	Сложить два регистра	$Rd \leftarrow Rd + Rr$	Z, C, N, V, H	1
<b>ADC</b>	Rd, Rr	Сложить два регистра с переносом	$Rd \leftarrow Rd + Rr + C$	Z, C, N, V, H	1
<b>ADIW</b>	RdI, K	Сложить слово с константой	$Rdh:Rdl \leftarrow Rdh:Rdl + K$	Z, C, N, V, S	2
<b>SUB</b>	Rd, Rr	Вычесть два регистра	$Rd \leftarrow Rd - Rr$	Z, C, N, V, H	1
<b>SUBI</b>	Rd, K	Вычесть константу из регистра	$Rd \leftarrow Rd - K$	Z, C, N, V, H	1
<b>SBC</b>	Rd, Rr	Вычесть два регистра с учетом переноса	$Rd \leftarrow Rd - Rr - C$	Z, C, N, V, H	1
<b>SBCI</b>	Rd, K	Вычесть константу из регистра с учетом переноса	$Rd \leftarrow Rd - K - C$	Z, C, N, V, H	1
<b>SBIW</b>	RdI, K	Вычесть константу из слова	$Rdh:Rdl \leftarrow Rdh:Rdl - K$	Z, C, N, V, S	2
<b>AND</b>	Rd, Rr	Логическое И между регистрами	$Rd \leftarrow Rd \cdot Rr$	Z, N, V	1
<b>ANDI</b>	Rd, K	Логическое И между регистром и константой	$Rd \leftarrow Rd \cdot K$	Z, N, V	1
<b>OR</b>	Rd, Rr	Логическое ИЛИ между регистрами	$Rd \leftarrow Rd \vee Rr$	Z, N, V	1
<b>ORI</b>	Rd, K	Логическое ИЛИ между регистром и константой	$Rd \leftarrow Rd \vee K$	Z, N, V	1
<b>EOR</b>	Rd, Rr	Искл. ИЛИ между регистрами	$Rd \leftarrow Rd \oplus Rr$	Z, N, V	1
<b>COM</b>	Rd	Дополнение до 0b11111111 (\$FF), инверсия	$Rd \leftarrow \$FF - Rd$	Z, C, N, V	1
<b>NEG</b>	Rd	Дополнение до 0b00000000 (\$00)	$Rd \leftarrow \$00 - Rd$	Z, C, N, V, H	1
<b>SBR</b>	Rd, K	Установка бит (бита) в регистре	$Rd \leftarrow Rd \vee K$	Z, N, V	1
<b>CBR</b>	Rd, K	Сброс бит (бита) в регистре	$Rd \leftarrow Rd \cdot (\$FF - K)$	Z, N, V	1
<b>INC</b>	Rd	Инкремент	$Rd \leftarrow Rd + 1$	Z, N, V	1
<b>DEC</b>	Rd	Декремент	$Rd \leftarrow Rd - 1$	Z, N, V	1
<b>TST</b>	Rd	Проверка на ноль или минус	$Rd \leftarrow Rd \cdot Rd$	Z, N, V	1
<b>CLR</b>	Rd	Сброс регистра	$Rd \leftarrow Rd \oplus Rd$	Z, N, V	1
<b>SER</b>	Rd	Установка регистра	$Rd \leftarrow \$FF$	Нет	1
<b>MUL</b>	Rd, Rr	Умножение без знака	$R1:R0 \leftarrow RdxRr$	Z, C	2
<b>MULS</b>	Rd, Rr	Умножение со знаком	$R1:R0 \leftarrow RdxRr$	Z, C	2
<b>MULSU</b>	Rd, Rr	Умножение знакового с беззнаковым числом	$R1:R0 \leftarrow Rd \times Rr$	Z, C	2
<b>FMUL</b>	Rd, Rr	Дробное умножение без знака	$R1:R0 \leftarrow (RdxRr) \ll 1$	Z, C	2
<b>FMULS</b>	Rd, Rr	Дробное умножение со знаком	$R1:R0 \leftarrow (RdxRr) \ll 1$	Z, C	2
<b>FMULSU</b>	Rd, Rr	Дробное умножение знакового с беззнаковым числом	$R1:R0 \leftarrow (RdxRr) \ll 1$	Z, C	2
<b>Инструкции перехода</b>					
<b>RJMP</b>	K	Относительный переход	$PC \leftarrow PC + k + 1$	Нет	2
<b>IJMP</b>		Косвенный переход по указателю (Z)	$PC \leftarrow Z$	Нет	2
<b>JMP</b>	K	Безусловный переход	$PC \leftarrow k$	Нет	3
<b>RCALL</b>	K	Относительный вызов процедуры	$PC \leftarrow PC + k + 1$	Нет	3
<b>ICALL</b>		Косвенный вызов процедуры по указателю (Z)	$PC \leftarrow Z$	Нет	3
<b>CALL</b>	K	Безусловный вызов процедуры	$PC \leftarrow k$	Нет	4
<b>RET</b>		Возврат из подпрограммы	$PC \leftarrow STACK$	Нет	4
<b>RETI</b>		Возврат из прерывания	$PC \leftarrow STACK$	I	4
<b>CPSE</b>	Rd, Rr	Сравнение и пропуск, если равно if (Rd = Rr)	$PC \leftarrow PC + 2$ или 3	Нет	1/2/3
<b>CP</b>	Rd, Rr	Сравнение	Rd - Rr	Z, N, V, C, H	1
<b>CPC</b>	Rd, Rr	Сравнение с учетом переноса	Rd - Rr - C	Z, N, V, C, H	1
<b>CPI</b>	Rd, K	Сравнение регистра с константой	Rd - K	Z, N, V, C, H	1
<b>SBRC</b>	Rr, b	Пропуск, если бит в регистре сброшен	if (Rr(b)=0) $PC \leftarrow PC + 2$ или 3	Нет	1/2/3
<b>SBRSC</b>	Rr, b	Пропуск, если бит в регистре установлен	if (Rr(b)=1) $PC \leftarrow PC + 2$ или 3	Нет	1/2/3
<b>SBIC</b>	P, b	Пропуск, если бит в регистре ввода-вывода сброшен	if (P(b)=0) $PC \leftarrow PC + 2$ или 3	Нет	1/2/3
<b>SBIS</b>	P, b	Пропуск, если бит в регистре ввода-вывода установлен	if (P(b)=1) $PC \leftarrow PC + 2$ или 3	Нет	1/2/3
<b>BRBS</b>	s, k	Переход, если флаг состояния установлен	if (SREG(s) = 1) then $PC \leftarrow PC + k + 1$	Нет	1/2
<b>BRBC</b>	s, k	Переход, если флаг состояния сброшен	if (SREG(s) = 0) then $PC \leftarrow PC + k + 1$	Нет	1/2
<b>BREQ</b>	K	Переход, если равно	if (Z = 1) then $PC \leftarrow PC + k + 1$	Нет	1/2
<b>BRNE</b>	K	Переход, если не равно	if (Z = 0) then $PC \leftarrow PC + k + 1$	Нет	1/2
<b>BRCS</b>	K	Переход, если перенос установлен	if (C = 1) then $PC \leftarrow PC + k + 1$	Нет	1/2
<b>BRCC</b>	K	Переход, если перенос сброшен	if (C = 0) then $PC \leftarrow PC + k + 1$	Нет	1/2
<b>BRSH</b>	k	Переход, если больше или равно	if (C = 0) then $PC \leftarrow PC + k + 1$	Нет	1/2
<b>BRLO</b>	k	Переход, если меньше	if (C = 1) then $PC \leftarrow PC + k + 1$	Нет	1/2
<b>BRMI</b>	k	Переход, если минус	if (N = 1) then $PC \leftarrow PC + k + 1$	Нет	1/2
<b>BRPL</b>	k	Переход, если плюс	if (N = 0) then $PC \leftarrow PC + k + 1$	Нет	1/2
<b>BRGE</b>	k	Переход, если больше или равно с учетом знака	if (N e V = 0) then $PC \leftarrow PC + k + 1$	Нет	1/2
<b>BRLT</b>	k	Переход, если меньше нуля с учетом знака	if (N e V = 1) then $PC \leftarrow PC + k + 1$	Нет	1/2
<b>BRHS</b>	k	Переход, если флаг H установлен	if (H = 1) then $PC \leftarrow PC + k + 1$	Нет	1/2
<b>BRHC</b>	k	Переход, если флаг H сброшен	if (H = 0) then $PC \leftarrow PC + k + 1$	Нет	1/2
<b>BRTS</b>	k	Переход, если флаг T установлен	if (T = 1) then $PC \leftarrow PC + k + 1$	Нет	1/2
<b>BRTC</b>	k	Переход, если флаг T сброшен	if (T = 0) then $PC \leftarrow PC + k + 1$	Нет	1/2
<b>BRVS</b>	k	Переход, если флаг V установлен	if (V = 1) then $PC \leftarrow PC + k + 1$	Нет	1/2
<b>BRVC</b>	k	Переход, если флаг V сброшен	if (V = 0) then $PC \leftarrow PC + k + 1$	Нет	1/2
<b>BRIE</b>	k	Переход, если прерывания разрешены	if (I = 1) then $PC \leftarrow PC + k + 1$	Нет	1/2
<b>BRID</b>	k	Переход, если прерывания запрещены	if (I = 0) then $PC \leftarrow PC + k + 1$	Нет	1/2
<b>Инструкции управления микроконтроллером</b>					
<b>NOP</b>		Нет операции		Нет	1
<b>SLEEP</b>		Перевод в режим сна	(см. подробное описание режима сна)	Нет	1
<b>WDR</b>		Сброс сторожевого таймера	(см. подробное описание сторожевого таймера)	Нет	1
<b>BREAK</b>		Прерывание	Только для встроенной отладки	Нет	-

**Инструкции передачи данных**

<b>MOV</b>	Rd, Rr	Запись из регистра в регистр	$Rd \leftarrow Rr$	Нет	1
<b>MOVW</b>	Rd, Rr	Перезапись слова между регистрами	$Rd+1:Rd \leftarrow Rr+1:Rr$	Нет	1
<b>LDI</b>	Rd, K	Запись константы в регистр	$Rd \leftarrow K$	Нет	1
<b>LD</b>	Rd, X	Косвенное считывание из памяти в регистр	$Rd \leftarrow (X)$	Нет	2
<b>LD</b>	Rd, X+	Косвенное считывание из памяти в регистр и инкр.	$Rd \leftarrow (X), X \leftarrow X + 1$	Нет	2
<b>LD</b>	Rd, -X	Предварительный декремент, а затем косвенное считывание из памяти в регистр	$X \leftarrow X - 1, Rd \leftarrow (X)$	Нет	2
<b>LD</b>	Rd, Y	Косвенное считывание из памяти в регистр	$Rd \leftarrow (Y)$	Нет	2
<b>LD</b>	Rd, Y+	Косвенное считывание из памяти в регистр и инкр.	$Rd \leftarrow (Y), Y \leftarrow Y + 1$	Нет	2
<b>LD</b>	Rd, -Y	Предварительный декремент, а затем косвенное считывание из памяти в регистр	$Y \leftarrow Y - 1, Rd \leftarrow (Y)$	Нет	2
<b>LDD</b>	Rd, Y+q	Косвенное считывание из памяти в регистр со смещением	$Rd \leftarrow (Y + q)$	Нет	2
<b>LD</b>	Rd, Z	Косвенное считывание из памяти в регистр	$Rd \leftarrow (Z)$	Нет	2
<b>LD</b>	Rd, Z+	Косвенное считывание из памяти в регистр и инкр.	$Rd \leftarrow (Z), Z \leftarrow Z+1$	Нет	2
<b>LD</b>	Rd, -Z	Предварительный декремент, а затем косвенное считывание из памяти в регистр	$Z \leftarrow Z - 1, Rd \leftarrow (Z)$	Нет	2
<b>LDD</b>	Rd, Z+q	Косвенное считывание из памяти в регистр со смещением	$Rd \leftarrow (Z + q)$	Нет	2
<b>LDS</b>	Rd, k	Непосредственное чтение из ОЗУ в регистр	$Rd \leftarrow (k)$	Нет	2
<b>ST</b>	X, Rr	Косвенная запись	$(X) \leftarrow Rr$	Нет	2
<b>ST</b>	X+, Rr	Косвенная запись и послед. инкремент	$(X) \leftarrow Rr, X \leftarrow X + 1$	Нет	2
<b>ST</b>	-X, Rr	Предв. декремент и косвенная запись	$X \leftarrow X - 1, (X) \leftarrow Rr$	Нет	2
<b>ST</b>	Y, Rr	Косвенная запись	$(Y) \leftarrow Rr$	Нет	2
<b>ST</b>	Y+, Rr	Косвенная запись и послед. инкремент	$(Y) \leftarrow Rr, Y \leftarrow Y + 1$	Нет	2
<b>ST</b>	-Y, Rr	Предв. декремент и косвенная запись	$Y \leftarrow Y - 1, (Y) \leftarrow Rr$	Нет	2
<b>STD</b>	Y+q, Rr	Косвенная запись со смещением	$(Y + q) \leftarrow Rr$	Нет	2
<b>ST</b>	Z, Rr	Косвенная запись	$(Z) \leftarrow Rr$	Нет	2
<b>ST</b>	Z+, Rr	Косвенная запись и послед. инкремент	$(Z) \leftarrow Rr, Z \leftarrow Z + 1$	Нет	2
<b>ST</b>	-Z, Rr	Предв. декремент и косвенная запись	$Z \leftarrow Z - 1, (Z) \leftarrow Rr$	Нет	2
<b>STD</b>	Z+q, Rr	Косвенная запись со смещением	$(Z + q) \leftarrow Rr$	Нет	2
<b>STS</b>	k, Rr	Непосредственная запись в ОЗУ	$(k) \leftarrow Rr$	Нет	2
<b>LPM</b>		Чтение из памяти программ	$R0 \leftarrow (Z)$	Нет	3
<b>LPM</b>	Rd, Z	Чтение из памяти программ	$Rd \leftarrow (Z)$	Нет	3
<b>LPM</b>	Rd, Z+	Чтение из памяти программ и последующий инкремент	$Rd \leftarrow (Z), Z \leftarrow Z+1$	Нет	3
<b>ELPM</b>		Расширенное чтение из памяти программ	$R0 \leftarrow (RAMPZ:Z)$	Нет	3
<b>ELPM</b>	Rd, Z	Расширенное чтение из памяти программ	$Rd \leftarrow (RAMPZ:Z)$	Нет	3
<b>ELPM</b>	Rd, Z+	Расширенное чтение из памяти программ и последующие инкремент	$Rd \leftarrow (RAMPZ:Z), RAMPZ:Z \leftarrow RAMPZ:Z+1$	Нет	3
<b>SPM</b>		Запись в память программ	$(Z) \leftarrow R1 :R0$	Нет	-
<b>IN</b>	Rd, P	Считывание из порта ввода-вывода в регистр	$Rd \leftarrow P$	Нет	1
<b>OUT</b>	P, Rr	Запись из регистра в порт ввода-вывода	$P \leftarrow Rr$	Нет	1
<b>PUSH</b>	Rr	Помещение содержимого регистра в стек	$STACK \leftarrow Rr$	Нет	2
<b>POP</b>	Rd	Извлечение из стека в регистр	$Rd \leftarrow STACK$	Нет	2
<b>Битовые инструкции и инструкции тестирования бит</b>					
<b>SBI</b>	P, b	Установка бита в регистре ввода-вывода	$I/O(P, b) \leftarrow 1$	Нет	2
<b>CBI</b>	P, b	Сброс бита в регистре ввода-вывода	$I/O(P, b) \leftarrow 0$	Нет	2
<b>LSL</b>	Rd	Логический сдвиг влево	$Rd(n+1) \leftarrow Rd(n), Rd(0) \leftarrow 0$	Z, C, N, V	1
<b>LSR</b>	Rd	Логический сдвиг вправо	$Rd(n) \leftarrow Rd(n+1), Rd(7) \leftarrow 0$	Z, C, N, V	1
<b>ROL</b>	Rd	Вращение влево через перенос	$Rd(0) \leftarrow C, Rd(n+1) \leftarrow Rd(n), C \leftarrow Rd(7)$	Z, C, N, V	1
<b>ROR</b>	Rd	Вращение вправо через перенос	$Rd(7) \leftarrow C, Rd(n) \leftarrow Rd(n+1), C \leftarrow Rd(0)$	Z, C, N, V	1
<b>ASR</b>	Rd	Арифметический сдвиг вправо	$Rd(n) \leftarrow Rd(n+1), n=0..6$	Z, C, N, V	1
<b>SWAP</b>	Rd	Обмен тетрадами	$Rd(3..0) \leftarrow Rd(7..4), Rd(7..4) \leftarrow Rd(3..0)$	Нет	1
<b>BSET</b>	s	Установка флага регистра SREG	$SREG(s) \leftarrow 1$	SREG(s)	1
<b>BCLR</b>	s	Сброс флага регистра SREG	$SREG(s) \leftarrow 0$	SREG(s)	1
<b>BST</b>	Rr, b	Запись бита регистра в T	$T \leftarrow Rr(b)$	T	1
<b>BLD</b>	Rd, b	Чтение из T в бит регистра	$Rd(b) \leftarrow T$	Нет	1
<b>SEC</b>		Установка переноса	$C \leftarrow 1$	C	1
<b>CLC</b>		Сброс переноса	$C \leftarrow 0$	C	1
<b>SEN</b>		Установка флага N	$N \leftarrow 1$	N	1
<b>CLN</b>		Сброс флага N	$N \leftarrow 0$	N	1
<b>SEZ</b>		Установка флага нуля Z	$Z \leftarrow 1$	Z	1
<b>CLZ</b>		Сброс флага нуля Z	$Z \leftarrow 0$	Z	1
<b>SEI</b>		Общее разрешение прерываний	$I \leftarrow 1$	I	1
<b>CLI</b>		Общий запрет прерываний	$I \leftarrow 0$	I	1
<b>SES</b>		Установка флага S	$S \leftarrow 1$	S	1
<b>CLS</b>		Сброс флага S	$S \leftarrow 0$	S	1
<b>SEV</b>		Установка флага V в регистре SREG	$V \leftarrow 1$	V	1
<b>CLV</b>		Сброс флага V в регистре SREG	$V \leftarrow 0$	V	1
<b>SET</b>		Установка флага T в регистре SREG	$T \leftarrow 1$	T	1
<b>CLT</b>		Сброс флага T в регистре SREG	$T \leftarrow 0$	T	1
<b>SEH</b>		Установка флага H в регистре SREG	$H \leftarrow 1$	H	1
<b>CLH</b>		Сброс флага H в регистре SREG	$H \leftarrow 0$	H	1